Verification Methodology /lanual



赤星博耀

第5回(最終回)

大規模回路のための検証環境を作成する

今回は, VMM (Verification Methodology Manual) に関 する総仕上げを行います. これまでの検証環境では、入力ベク 夕を作成する部分と、ライブラリの使用法について説明してき ましたが、チェックに関してはほとんど触れてきませんでした. そこで、これまでに紹介した機能を使って、連載第2回(本誌 2006年10月号、pp.139-147)で示した領域判定回路を チェックする検証環境を作成します.

大規模・複雑化が進む最近の設計では,検証が大変に なっています、このような状況について、ほかの分野でど うなっているかを考えてみるのも時には重要だと思います.

例えば, 穴を掘るという作業を考えてみましょう(図1). 人はシャベルを持って穴を掘ることができます.しかし、 これは掘れる穴の大きさに実質的な制限があります. 大き な穴をシャベルだけで掘ることはできるのですが,効率の 悪い作業になります、大きな穴を掘る場合に効率などを考 えると,ショベルカーなどを使うことになります.このと きに考えないといけないのは、ショベルカーを使うには免 許が必要だし、ショベルカーを所持またはレンタルするコ ストもかかることです.

これを,検証に当てはめてみます.検証対象が小規模で, 個人でできるうちはコストは大してかかりません. その代 わり,できる作業が限られます.大規模な開発に対応する ためには,ツールの導入が必要であり,そのために教育を 行い,ツールや人員のレベル維持に費用が発生するという ことになります.

ツールなどは必要となった時に購入すればよいのですが、

教育に関しては地道な取り組みをしておかないと、そう簡 単にレベルアップできないところに注意しておく必要があ ります.

1. チェックの自動化を検討する

連載第2回(本誌2006年10月号,pp.139-147)の領域判 定回路は, 図2のように2次元(256×256)の領域に対し て,X軸が50~100,Y軸が70~120の間に入っていれば '1'と判定し, それ以外は'0'と判定する回路でした.

これまでは,ランダム生成を用いて入力パターンを発生 させて、波形ビューワで確認するところで終わっていまし た.しかし,現実にランダム生成で大量のパターンを自動

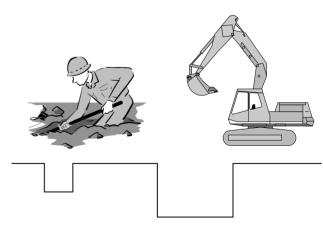


図1 世の中の動きと検証を対比して考える

やることが大きくなってくると、設備の導入とそれに伴う教育が重要になっ てくる.

KeyWord

VMM,検証,スコアボード,リファレンス・モデル,ランダム生成,テストベンチ,キュー,コールバック, レポート

発生させると,設計者が波形を見て動作確認を行うのは実 質的に不可能です.

それでは,ランダム生成で作成した入力パターンをどの ようにチェックすればよいでしょうか.ランダム生成を使 うことが前提の VMM ではスコアボードというチェックの 自動化が必須になってきます.

● リファレンス・モデルを利用する

チェックの自動化は、どのように実現すればよいでしょ うか.

これは、状況によって変わってきます、例えば、C/C++ 言語で詳細にアルゴリズムなどの検討を行っている場合に は,図3のように,C/C++言語のモデルをリファレンス として使用することができます.このように,あらかじめ 検証済みのリファレンス・モデルがあればそれを利用でき ます.

リファレンスになるものがない場合には、どうするか考 える必要があります.

ひとつのやり方として、設計とは別にリファレンス・モ デルを開発する方法があります.このリファレンス・モデ

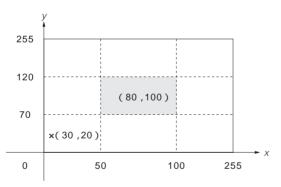


図2 領域判定問題

256 x 256 の領域で,50 x 100,70 y 120 に入っているか,入って いないかを判定する.

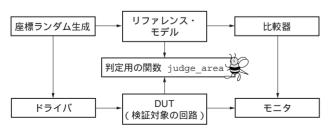


図3 リファレンス・モデルが使用できる場合

ランダム生成した値をリファレンス・モデルを使い期待値を作成し、その結 果を比較することが可能になる.

ルの作成は、C言語でもHDLでも開発可能です、さらに合 成を意識する必要がないので、合成を行うHDL記述より も短い時間で作成できます.

しかし,いくつか問題点があります.

まず,同時に二つのモデル(設計とリファレンス)を開発 するため,多くの開発リソースを必要とするという問題が あります.最近の開発では,特に人的リソースが不足気味 なので,なかなかこの手法が取り難い面があります(開発 プランをうまく立て,うまくスケジューリングするなどの 必要がある).

また、リファレンス・モデルの作り方が問題になること があります. 例えば, 検証用のリファレンス・モデル作成 時に,設計側のコードと共用にすることがあります. 領域 判定回路の検証で考えてみると,図3で判定する関数を共 用しているような場合です、これもリファレンス・モデル だけで検証が済んでいればよいのですが, そうでないと問 題が残っている場合があります.共用した場所にバグがあ る場合には, リファレンス・モデルと DUT(device under test)とを比較していても, バグを検出できません.

● ランダム生成を活用する

こういった時にはアイデアが必要です.実はランダム生 成を工夫すると検証がやりやすくなる場合もあります.こ れまで領域判定の検証では,2次元の座標をランダム生成 し,その座標値をドライバがDUTに投入していました.こ れを図4のように,領域内(HIT)と領域外(MISS)という 二つの状態についてランダム生成を行い,次に,そのHIT なら領域内の値でランダム生成し, MISS なら領域外の値 でランダム生成します.このHITかMISSという情報をス コアボードに期待値として渡すことで,スコアボードには

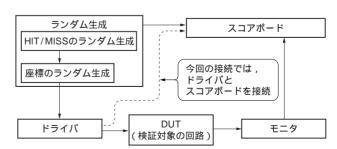


図4 ランダム生成を活用し期待値比較を容易に

ランダム生成も発想を変えると、スコアボードで簡単に出力値のチェックが 可能となる.

期待値としてHITまたはMISSという情報が与えられます. また,モニタからは出力値として範囲に入っている場合は '1', そうでない場合は'0'に関する情報が送られてきま す.期待値がHITの出力値が1,期待値がMISSの場合 には出力が 0 'であれば PASS となるので, スコアボード では簡単にチェックできることが分かります.

このように、リファレンス・モデルの代わりにランダム 生成を使うことで,検証側と設計側で同じコードを使用す ることなく、しかも、短い記述で検証を行うことが可能な 場合もあります.

VMM のランダム生成の特徴としては、短いテストベンチ 記述から,大量のテスト・パターンを生成できることがあ ります.また,ランダム生成で検証したいパターンが網羅 できない場合でも,VMMのランダム生成vmm atomic gen を使っておけば, inject を使うことでテストベンチ の構造をほとんど再利用してダイレクト・テストベンチを 作成できることがあります(本誌2007年1月号,pp.125-132 の連載第3回を参照).

このため、ランダム生成とダイレクトなテストベンチの 両方をうまく使い,検証の効率化を図ることができます.

ランダム生成を使うと,テストベンチの作り方に関する バリエーションが増えるので,いろいろ使い方を考えてみ るとおもしろいと思います.

2. 領域判定回路をチェックする検証環境の作成

図4の環境を実現するために,データを扱うクラスの xy dat をリスト1のように変更しました(本来は,継承を 使うことで差分だけ実装ができるが、今回は説明のために 元のクラスを変更した). HITとMISSのためにデータ型 xy kindをenumを用いて定義し、そのxy kindの変数 kindをランダム変数としての宣言を追加しました.スコ アボードでは,このHITとMISSを使ってチェックを行い ます.そして制約として,変数kindがHITの場合は領域 内の値,変数 kind が MISS の場合には領域外の値としま す.また,ランダム生成の順番の定義として,kindを最 初に行い, その後にmX, mY に対して行うための solve と いう記述を加えました.この solve は System Verilog で加えられた構文で,ランダム生成を効率的に行 うための構文になります.

● 出力値を取り出すモニタの作成

スコアボードを作成する前に、モニタを作成します。こ こでは, DUT の出力を監視し, 出力があればその出力デー タを画面に出力するモニタを作成します.

このモニタは処理を行うので, VMM では vmm xactorをベースに作成することになります(リスト2). vmm xactorではタスク mainで処理を記述しますが,そ の処理の最初に super.main()を呼び, その後にこのモ ニタで行う処理を記述します.

このxy monitorでは,20回のデータを受信するため, タスク main の中で for 文を使って 20回 receive dat を呼び出します . receive dat では , DUT の oen が' 1 'になったら ojudge の値を読み込み , その値が' 1 ' なら HIT, その値が 0 'なら MISS とし, その結果を xy dat に入れて返します(ここでは , mX , mY に 255 を入れ た). そのreceive datから帰ってきた値を, mainの for 文中で画面にその結果を出力します.

リスト1 期待値チェックを意識したランダム生成

判定用の変数 kind を追加し, その kind に従って制約 を与えてランダム生成を行う.

```
class xy_dat extends vmm_data;
                                          領域内(HIT)と領域外(MISS)の
typedef enum {HIT, MISS} xy_kind;
                                          データ型xy_kindを定義し,その
{\tt rand} \ {\tt xy\_kind}
               kind;
                                          ランダム変数kindを定義した
rand logic[7:0] mX,mY;
constraint hit
 if (kind == HIT)
     ( ( (50 <= mX) && (mX <= 100) )&& ( (70 <= mY) && (mY <= 120) ));
   (! (( (50<=mX) && (mX<=100) )&& ( (70<=mY) &&(mY<=120) )));
 solve kind before mX, mY; ◄
                                       HITの場合には領域内でラン
endclass
                                       ダム生成,MISSの場合には
                                       領域外でランダム生成を行う
mX, mYのランダム生成の前に
kindのランダム生成を行う
```

リスト2 DUT のモニタを作成

タスク receive dat でデータを受信し. 受信したデータを出力する.これは,波 形データをテキスト・データに変換する作 業と考えるべき.

```
class xy_monitor extends vmm_xactor;
 function new(string inst,
              int s id=-1):
   super.new("monitor", inst, s_id);
 endfunction
 virtual task main():
     fork
     super.main():
    join none
   for (int i=0; i<20; i++) begin
     xy dat tmp=new;
     receive dat(tmp);
     tmp.display("RECEIVE:");
 endtask
```

```
(a) メイン・ルーチン
```

```
virtual task receive_dat(xy_dat tmp);
    @(posedge clk)
       #10
     while (!uif.oen ) begin
         @(posedge clk);
     end
     #10
         if ( uif.oiudge == 1 )
           tmp.kind = xy dat::HIT;
          else
           tmp.kind = xy_dat::MISS;
          tmp.mX = 255;
          tmp.mY = 255;
  endtask
endclass
```

(b) タスク receive-dat

これは,ただ画面に結果を出して遊んでいるように見え ますが,この作業はDUTの結果を波形からテキスト(文字 列)に変換しています.波形のままでは自動化が困難です が,テキストに変えてしまえば検証や解析などを自動化す ることが容易になります.

● スコアボードの作成手順

次に,出力値を自動でチェックするスコアボードを作成 します、しかし、このスコアボードは、コールバックを使 用したり, トランザクタ(vmm xactor)やシミュレーショ ン環境(vmm env)などを使って行うことがあり, VMMで 非常に複雑な部品の一つと言えます.

今回作成するスコアボードは,次のような機能を持ちま す.

- 1)ドライバから期待値データを受け取る.
- 2) モニタから DUT の出力データを受け取る.
- 3)期待値と受信データを比較し判定する.
- 4)チェック結果に関するレポートを出力する. このとき、ドライバやモニタとスコアボードをどう接続

するのがよいでしょうか.これまでは,vmm_notifyや vmm channel を紹介しましたが,これらは,スコアボー ドの接続に使用するのでしょうか.vmm notify はイベン トを伝えるもので、データを伝えることはできません、そ れでは,スコアボードとドライバやモニタを vmm channel を使って接続するかというと、それはあまり良 くない選択になります.

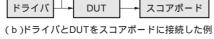
検証したい項目や設計フェーズの進み方により、スコア ボードの接続する場所が異なることを示したのが図5です. スコアボードを接続する場所が一つではないことが分かり ます.もし, vmm channel でスコアボードで接続する部 品を作成した場合には,スコアボードを使用しない場合に トラブルが発生します.vmm channel はデフォルト・ バッファのサイズが1になるので,スコアボードが接続さ れていない場合にはデータを1個投げ入れた段階でブロッ キングされ動作が止まってしまいます . VMM ではこうし た場合には、コールバックを使うことになります、

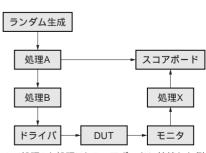
VMMのvmm xactorでは、任意の数のコールバックを 追加できるようになっており, vmm channel と違って必



スコアボード

ランダム生成





(c)処理Aと処理Xをスコアボードに接続した例

スコアボードの接続場所

設計や検証が進むと、スコアボードを接続す る場所が変わってくるので,vmm_channel では対応が難しい.

要に応じて接続することができます.

基本的な考え方としては、常に接続する必要がある本質 的なデータや制御の流れにのみ vmm channel を使用し, 接続しない場合があるものはコールバックで対応できない か検討してみましょう.

今回は以下の手順でスコアボードを作成してみます.

- 1) スコアボード・クラスを作成する.
- 2)ドライバとモニタ用のコールバック用の仮想クラスをそ れぞれ作成する.
- 3) ドライバとモニタにコールバック・ポイントを作成する.
- 4) スコアボード用のコールバックのクラスを作成する.
- 5) vmm env で, スコアボード, ドライバ・コールバック, モニタ・コールバックを定義する.
- 6) vmm env で,インスタンスを作成し,コールバックを 登録する.
- 7) vmm envで,スコアボード・クラスの起動を行う.
- 8) スコアボードの report を呼び出す.

● スコアボード・クラスの作成

スコアボードは図6のような構成になります,基本的に は、期待値を記憶するキュー(queue)と期待値を登録する 関数,出力値をチェックする関数が必要です.今回は,内 部チャネル vmm xactor を使用するための main タスク と,チェック結果をレポートする関数を作成しました.

関数とタスクの使い分けは簡単です.時間を経過させな い(ゼロ遅延)処理は関数で記述し、そうでない処理をタス クで記述します.

Verilog HDL などでは,期待値を保存するためにはFIFO

スコアボード 期待値を格納するキュー 内部チャネル 期待値を登録する関数 出力値をチェックする関数 main処理 レポートを出力する関数

図6 スコアボードの構成

期待値を格納し、期待値を登録し、出力値をチェックする機能だ けでなく、レポートなどの機能を持たせておく、

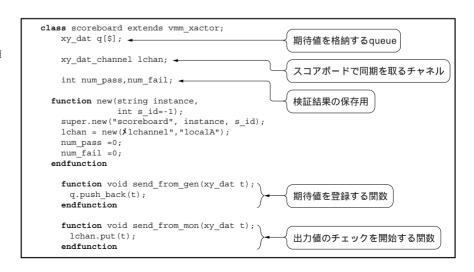
を使うことが多かったと思いますが, System Verilog には 言語的にキューが使えます. そこで, **リスト**3のように キューを定義し,期待値を登録する関数 send from gen が呼ばれると, push back を使って期待値をキュー に登録するようにしました.

また,出力をチェックする関数 send from mon が呼ば れると,内部チャネル lchan にデータを送信(put)しま す. すると, リスト4のタスク main の for 文の先頭で lchan.get を行い, 関数 send from mon から送られた データを受け取ります.チャネルからデータを受け取ると, キューから期待値を取り出し、チェックを行い、 PASS/FAILの結果を更新します.

また,スコアボードには結果を出力する関数 report を 作成しておきます.これにより,シミュレーション終了時 にこの関数 report を呼び出すことで,シミュレーション 結果を出力できます.こういったしくみを用意しておくこ とで,検証環境を改善していくことができます.

リスト3 スコアボードの実現(1)

必要な変数の宣言,期待値を登録する関数,出力値 をチェックする関数の実現部.



リスト4 スコアボードの実現(2)

レポート関数や処理の中心と なる main タスクの実現.

```
virtual task main();
  fork
                                                      チェックするデータがチャネ
     super.main();
                                                      ルに送られたらここでgetし,
   {\tt join\_none}
                                                      期待値をキューから取り出す
   for (int i=0; i<20; i++) begin
     xy dat
           t, golden ;
     lchan.get(t);
     golden = q.pop_front();
    if ( t.kind == golden.kind ) num_pass ++;
                                                        判定を行い, PASS/FAILの
                                      num fail++;
     else
                                                        結果を更新する
   end
 endtask
virtual function void report ( );
   int total;
   string str, str1, str2, str3;
   total= num_pass+num_fail;
   strl.itoa(num pass);
                                                          チェック結果をレポート
   str2.itoa(num_fail);
   str3.itoa(total);
                                                          するfunction
   `vmm_note(log, str);
 endfunction
endclass
```

● コールバック用の仮想クラスの作成

次に,ドライバ/モニタの改造を行います.

スコアボードにデータを登録するためには, ドライバ/ モニタでコールバックを使えるようにしないといけません. そのためには,コールバック用の仮想クラスを作成します. ここではモニタ用のコールバックの仮想クラスを**リスト**5 に示します.

トランザクタ vmm xactor で使用するコールバックを まとめるクラスは, vmm xactor callbacks を継承し て作成します.この段階では,再度,どのようなコール バックを実装するか分からないので, virtual を付けた 仮想関数として func step1を作成しました. 複数の virtual 関数を作成しておくことも可能です.

コールバック・ポイントを作成する

コールバックの仮想クラスができたら、ドライバとモニ タにコールバックするためのしくみを組み込みます.

リスト5 モニタのコールバックの仮想関数

実体はないvirtual な関数 func step1を定義した.

```
class xy monitor20 cb extends vmm xactor callbacks;
         function void func step1(xy dat t);
 endfunction
endclass
```

トランザクタを作成する段階では、どのようなものが作 成されるか分からないので、トランザクタの記述中にコー ルバックするためのポイントを `vmm callback を用いて 記述しておきます. モニタの場合には, リスト6のように データを受信した後に関数 func step1 を呼び出すポイ ントを作成します.

この段階ではまだ関数 func step1 は仮想であり実体 はありませんが、このモニタをシミュレーションで使うこ とは可能です、この場合には、このコールバックはないも のとして動作します.

● スコアボード用コールバック・クラスの作成

これから、機能を追加するコールバックのクラスを作成 してみます.

モニタのコールバックの仮想クラスはxy monitor 20_cb でしたが,スコアボードに接続するためのコール バック・クラスをmy1_monitir20_cbとして作成したの がリスト7になります.

仮想クラスで定義した virtual 関数と, 関数名や引き 数が同じであれば、自由に関数を作成することができます、 モニタでは、スコアボードに出力値をチェックするための 関数を呼び出しています.

● vmm envで変数定義

スコアボード、ドライバのコールバック、モニタのコー

/IN/I活用テクニック

リスト6

モニタのタスク main にコールバック・ポイント

`vmm callbackを使って呼び出す関数を定義してい < .

```
virtual task main();
  fork
   super.main();
                                 データを受信した後に,
  join_none
                                 func step1を呼び出す
                                 ポイントを作成した
  for (int i=0; i<20; i++) begin</pre>
   xy dat tmp=new;
    receive dat(tmp):
   'vmm_callback(xy_monitor20_cb, func_step1(tmp));
  end
endtask
                コールバック・
                               実際にコールバック
                クラスを指定
                               する関数の指定
```

リスト7 モニタ用のコールバックの実体定義

スコアボードのためにスコアボードのポインタ(ハンド ル)を保持し,関数 func_step1 が呼ばれたらスコア ボードの関数 send_from_mon を呼び出す.

```
class my1 monitir20 cb extends xy monitor20 cb;
 scoreboard pSCB; -
                                  スコアボードのポインタを保持する変数
 function new(scoreboard scb);
                                  クラス・オブジェクト作成時に,スコ
   pSCB = scb:
                                  アボードのポインタを記録しておく
 endfunction
 function void func_step1(xy_dat t);
                                            スコアボードにチェック
   pSCB.send from mon(t);
                                            する値を送信する
 endfunction
andelace
```

リスト8

xy_env で変数定義

スコアボード, コールバックに関する変数を定義する.

```
class xy env extends vmm env;
xy dat channel
                q d chan;
xy_dat_atomic_gen xy_gen;
xy drive20
               xy drv;
xv monitor20
                xv mon:
                                    スコアボード,ドライバのコールバッ
scoreboard
                xy scb;
                                    ク,モニタのコールバック用の変数を
my1_xy_drive20_cb xy_drv_cb01;
                                    作成する
my1_monitir20_cb xy_mon_cb01;
```

ルバックはクラスなので,**リスト**8のように変数を定義し ておきます.

● vmm envでインスタンスを作成しコールバックを登録

VMM ではインスタンスの作成は, vmm env の関数 build中で行うことになっています. そこでリスト9に示す ように,スコアボード,ドライバのコールバック,モニタ のコールバックのインスタンスを作成します. その後, コー ルバックをドライバ/モニタに登録します.ドライバやモ ニタというトランザクタにコールバックを登録するために は append callback を使います. 引き数としては, 第1 引き数にコールバックのクラス名,第2引き数に呼び出す 関数を与えることで、コールバックとして登録することが できます.

また, append callback を繰り返し呼び出すことで, 複数のコールバックを登録することも可能です.

● vmm_envでスコアボード・クラスを起動

今回作成したスコアボードはvmm xactorをベースに 作成しているので, vmm env のタスク start で, スコア ボードxy scbのstart xactorを呼び出すことで,ス コアボードを動作させます(リスト10). 同様に vmm env のタスク stop では, stop xactor を呼び出し, スコア ボードを停止させます.

● スコアボードの report の呼び出し

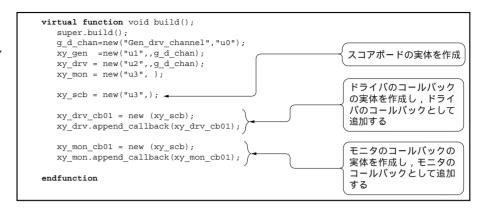
ここまで, VMM でランダム生成と自動チェックを使っ てきましたが、シミュレーションの終わりで一番大事なこ とを行います、それは、レポートです、ランダム生成を使 い,スコアボードで検証したときに,実際にどのような検 証が行われたのかを設計者・検証者にフィードバックする 必要があります.

今回は, PASS したパターン数と FAIL したパターン数

リスト9

xy_env の関数 build の設定

スコアボード, コールバックのインスタンス, および, コールバックを登録する.



リスト10 xy_env のタスク start の設定

スコアボードはvmm xactorであるので,起動させる必要がある.

```
virtual task start():
  super.start():
  xy_gen.start_xactor();
  xy drv.start xactor();
                                      スコアボードは
  xy mon.start xactor();
                                      トランザクタ
  xy_scb.start_xactor();
endtask
```

リスト11 xy_env のタスク report の設定

シミュレーション終了時に,スコアボードのレポートを呼び出し,検証結果 を出力する.

```
virtual task report();
  super.report();
                              スコアボードのレ
  xy_scb.report();
                              ポートを呼び出し
endtask
```

を示すようにしています.これを,vmm envのタスク report で行うようにします. スコアボードにはレポート 用の関数 report を用意しているので, リスト11 のよう に vmm env のタスク report を作成します.

これにより、ランダム生成を使いテスト・パターンを大 量に生成し,その大量のテスト・パターンに対する出力値 をスコアボードで確認し,その結果を設計者・検証者に見 せることができます.

このような検証環境を作成するのがめんどうに思われる かもしれませんが、一度作成してしまえば自動で検証が進 んでいくため、多くのテスト・パターンを生成するために は効率的です.

あかぼし・ひろき (株) ソリューション・デザイン・ラボラトリ

<筆者プロフィール> -

赤星博輝. ハードウェアの検証とソフトウェアのテストの融合が 現在のテーマです.ハードウェアではVerification Methodology Manual とSystem Verilog を推進し, ソフトウェアではRTOS を中心に活動中です.

Design Wave Advance

好評発売中



SystemVerilogで LSI 機能検証プロセスを徹底改善

ベリフィケーション・メソドロジ・マニュアル

Janick Bergeron, Eduard Cerny, Alan Hunter, Andrew Nightingale 著 STARC(半導体理工学研究センター), ARM, Synopsys 監訳 B5 変型判 456ページ 定価 3,990円(税込) JAN 9784789836159

本書は , ディジタル LSI 開発の機能検証に関する指針をまとめた ノウハウ集です . 検証計画やテストベンチ , アサーション カバレッジ,システム・レベル検証の具体的なルールや推奨事項について解説しています. SoC(system on a chip)や ASIC (application specific integrated circuit)の開発に携わる設計エンジニア,検証エンジニア,システム・アーキテクト,設計マ ネージャにとって必携の解説書です.

原題: Verification Methodology Manual for SystemVerilog.

〒 170-8461 東京都豊島区巣鴨 1-14-2 販売部 🏗 (03)5395-2141 振替 00100-7-10665 CQ出版社